**Arquitectura de Computadoras**

**Final XX/XX/XXXX**

1. a) ¿Qué métodos para pasaje de arguemntos podemos utilizar en una computadora?

b) ¿Cuáles son las diferencias en la terminación de una subrutina y un gestor de interrupción?

2. a) Esquematice y describa la estructura interna de un Controlador Promagrable de Interrupciones.

b) Describa cómo funciona la gestión de E/S programada con espera de respuesta.

3. a) ¿Cuáles son los elementos a tener en cuenta para el diseño de una memoria Cache?

b) ¿La coherencia de datos de un sistema jerárquico de memoria se ve afectado por el uso de DMA?

4. a) ¿De qué depende el paralelismo de una máquina superescalar?

b) ¿Cuál es el objetivo de usar la técnica de Renombre de Registros en un procesador superescalar?

5. a) ¿Qué elementos característicos definen un bus?

b) ¿Qué son los MIMD de la tanoxomía de Flynn?

**Final 10/22/20XX**

1. a) ¿A que método ded atención lo conocemos como de “interrupciones vectorizadas”?

b) ¿Cuándo, por qué, para qué y cómo se utiliza una de las denominadas interrupciones por software?

2. a) Esquematice y describa la estructura interna de un módulo de E/S.

b) Describa los posibles modos de ubicación de los módulos de E/S.

3. a) Describa las funciones de correspondencia entre Memoria Principal y Cache.

b) Analice las políticas de escritura desde el punto de vista de la coherencia de datos.

4. a) ¿Qué características tienen los procesadores superescalares?

b) Describa las cauas que pueden retardar el funcionamiento de los mismos.

5. a) ¿Qué elementos característicos definen un bus?

b) ¿Qué son los MIMD de la taxonomía de Flynn?

**Final 05/07/2023**

1. a) Explique el mecanismo de interrupción.

b) Describa el tratamiento a realizar cuando hay múltiples fuentes de interrupciones.

2. a) Describa las funciones de correspondencia entre memoria principal y caché.

b) Analice las políticas de escritura desde el punto de vista de la coherencia de datos.

3. a) ¿Qué entiende por segmentación de cauce?

b) ¿Qué ventajas proporciona su implementación?

4. a) Describa tres diferentes causas que pueden retardar un cauce de instrucciones segmentado.

b) ¿Qué retardo produce cada una?

5. a) ¿Qué elementos característicos describen un bus?

b) ¿De qué depende el paralelismo de una máquina superecalar?

**Final 23/9/2023 y 23/10/2023**

1. Interrupciones. a- Explique el mecanismo de interrupción. b- Describa cómo se realiza el reconocimiento de interrupciones vectorizadas mediante el PIC.

2. E/S. a- ¿Cómo es la estructura de un módulo de E/S?. b- Describa las características funcionales dedl acceso directo a memoria - DMA.

3. Memoria. a- ¿Por qué funciona un sistema de memoria basado en jerarquía? b- Anlice brevemente todos los elementos a tener en cuenta para el diseño de una memoria Cache.

4. Instrucciones. a- ¿Qué es la segmentación del cauce de instrucciones? b- ¿Cuánto mejora el rendimiento? c- ¿Qué es un riesgo WAR en un cauce segmentado?

5. Paralelismo. a- ¿Qué es y de qué dedpende el paralelismo de una máquina? b- ¿Qué características tiene la implementación de un procesador superescalar?